

Web(-Sem)inar

FPGA Design Creation-to-Implementation

- Sie nutzen eine ModelSim Xilinx, Altera, Actel oder Lattice Edition Version?
- Sie wünschen sich eine höhere Simulationsperformance vor allem bei Timing Simulationen?
- Sie suchen eine HDL2Graphics Funktionalität für Dokumentations- oder Reuse-Zwecke?
- Sie entwickeln komplexe State Machines?
- Sie nutzen noch nicht Code Coverage zur Qualitätsicherung?
- Sie wollen keine höheren Wartungskosten?

Termin:

Auf Anfrage (in Deutsch)

Registrierung:

Die Anmeldung unter Angabe Ihrer kompletten Kontaktdaten richten Sie bitte bis spätestens 2 Tage vor der Veranstaltung an mailto:marion.camphausen@trias-mikro.de?subject=FPGA_Design_Creation-to-Implementation.

Zur Teilnahme benötigen Sie nur einen Internetzugang sowie ein Telefon. Die Zugangsdaten und Telefonnummer erhalten Sie zusammen mit Ihrer Anmeldebestätigung.